

Список вопросов по курсу «высокопроизводительные вычислительные системы»

1. Методы повышения производительности компьютеров. Параллельная обработка информации. Иерархия памяти компьютеров. Совмещение во времени этапов выполнения соседних команд. Расслоение памяти. Параллельная работа ЦП и УВВ. Многопроцессорные устройства.
2. Конвейерная обработка информации. Конвейерный принцип обработки команд.
3. Совершенствование методов управления компьютером. Использование спецпроцессоров. Параллелизм на уровне машинных команд.
4. Компьютеры с общей памятью. Параллельные компьютеры с распределенной памятью.
5. Схемы объединения вычислительных узлов.
6. Компьютеры с неоднородным доступом к памяти (архитектура NUMA).
7. Система функциональных устройств. Пиковая производительность системы. Ускорение реализации алгоритма.
8. Методы определения производительности суперкомпьютеров. Тесты: UNPACK, STREAM, ливерморские циклы, PERFECT, NPB2.0.
9. Классификация компьютеров по М. Флинну.
10. Классификация компьютеров по Р. Хокни.
11. Классификация компьютеров по Т.Фенгу.
12. Векторно-конвейерный компьютер Cray C90. Схема Cray C90.
13. Структура оперативной памяти Cray C90. Секция В/В. Секция межпроцессорного взаимодействия.
14. Регистровая структура процессора Cray C90. Функциональные устройства Cray C90. Секция управления процессора Cray C90.
15. Пиковая производительность Cray C90.
16. Реальная производительность Cray C90.
17. Пример компьютера с общей памятью HPS (архитектура ccNUMA).
18. Вычислительная система с распределенной памятью. Cray T3D/T3E.
19. Кластерные вычислительные системы. Суперкомпьютер MBC-1000M.
20. Метакомпьютер.
21. Супер-ЭВМ IBM Blue Gene.
22. Процессорные блоки и КЭШ-память вычислительного узла Blue Gene.
23. Аппаратные средства для реализации сетей, распределенной обработки и синхронизации Blue Gene.
24. Структурная организация Blue Gene.
25. Конструктивное исполнение Blue Gene.
26. Общие сведения о IBM e Server.
27. Серверы IBM x Series, i Series, p Series.
28. Серверы IBM z Series.
29. Основные компоненты серверов z Series. Базовая архитектура z Series.
30. Регистровая модель процессора z- архитектуры.
31. Слово состояния программы.
32. Система команд процессора z- архитектуры.

33. Форматы данных с плавающей точкой z- архитектуры.
34. Форматы целочисленных данных z- архитектуры.
35. Десятичные форматы данных z- архитектуры.
36. Функционирование процессора z- архитектуры. Исполнение команд.
37. Трассировка.
38. Регистрация программных событий.
39. Милликод процессоров z- архитектуры.
40. Организация внутренней памяти. Уровни процессорной памяти z- архитектуры.
41. Адресация внутренней памяти z-архитектуры.
42. Динамическая трансляция адреса.
43. Подсистема ввода-вывода z архитектуры. Назначение и компоненты системы ввода-вывода.
44. Множественная подканальная система (MCSS).
45. Организация канальной подсистемы z- архитектуры. Основные параметры канальных подсистем.
46. Принципы функционирования канальной подсистемы z- архитектуры. Выполнение операций ввода-вывода.
47. Способы выполнения канальных программ z- архитектуры
48. Каналы ввода-вывода z- архитектуры. Параллельные каналы
49. Канал ESCON.
50. Канал FICON.
51. Каналы Coupling Link.
52. Адаптер открытых систем OSA.
53. Гиперсокеты z- архитектуры.
54. Логическое разделение ресурсов сервера. Уровни конфигурации серверов z- архитектуры.
55. Логические разделы z- архитектуры.
56. Выделение каналов ввода-вывода для логических разделов z- архитектуры.

№ билета	1	2	3	4	5	6	7	8	9	10
№ вопросов	26, 56	27, 55	28, 54	11, 53	12, 52	13, 51	14, 50	15, 49	16, 48	17, 47
№ билета	11	12	13	14	15	16	17	18	19	20
№ вопросов	18, 46	19, 45	20, 44	21, 43	22, 42	23, 41	24, 40	25, 39	1, 38	2, 37
№ билета	21	22	23	24	25	26	27	28		
№ вопросов	3, 36	4, 35	5, 34	6, 33	7, 32	10, 31	8, 30	9, 29		

3-й вопрос во всех билетах ЗАДАЧА.